

PCI2398 / PXI2398

隔离计数器卡

产品使用手册

V6.00.08



■ 关于本手册

本手册为阿尔泰科技推出的 PCI2398、PXI2398 两款隔离计数器卡的用户手册，其中包括快速上手、功能概述、设备特性、计数器、产品保修等。

文档版本：V6.00.08

目 录

■ 关于本手册	1
■ 1 快速上手	5
1.1 产品包装内容	5
1.2 安装指导	5
1.2.1 注意事项	5
1.2.2 应用软件	5
1.2.3 软件安装指导	5
1.2.4 硬件安装指导	6
1.3 设备接口定义	6
1.4 板卡使用参数	6
■ 2 功能概述	7
2.1 产品简介	7
2.2 系统框图	7
2.3 规格参数	7
2.3.1 产品概述	7
2.3.2 隔离输入	8
2.3.3 隔离输出	8
2.3.4 CTR 计数器	9
2.3.5 RTSI 触发（暂未开放）	9
2.3.6 PXI 同步信号	9
2.3.7 隔离电压	10
2.3.8 板卡功耗	10
■ 3 设备特性	11
3.1 板卡外形图	11
3.2 板卡尺寸图	12
3.3 接口定义	12
3.4 输入端保护电路	18
3.5 信号连接	18
3.5.1 输入信号连接	18
3.5.1.1 单端输入信号接线方法	18
3.5.1.2 差分输入信号接线方法	19

3.5.1.3 集电极开路输出设备的接线方法	19
3.5.1.4 输入阈值电压	20
3.5.2 信号输出连接	20
4 CTR 计数器	22
4.1 边沿计数	22
4.1.1 计数方向控制	22
4.1.2 边沿计数	22
4.1.3 计数重置	23
4.2 频率/周期测量	23
4.2.1 测量低频信号	23
4.2.2 测量高频信号	23
4.2.3 测量大范围信号	24
4.2.4 周期测量和频率测量	24
4.3 半周期测量	24
4.4 脉冲测量	25
4.4.1 单脉冲测量	25
4.4.2 隐式缓冲脉冲测量	25
4.4.3 采样时钟缓冲脉冲测量	26
4.4.4 脉冲与半周期测量	26
4.5 脉宽测量	26
4.6 两边沿间隔测量	27
4.7 位置测量	27
4.7.1 利用正交编码器测量	28
4.7.2 利用双脉冲编码器测量	28
4.7.3 利用单脉冲编码器测量	29
4.7.4 Z 索引	29
4.8 脉冲输出	29
4.8.1 单脉冲生成	29
4.8.2 具有开始触发的单脉冲生成	30
4.8.3 有限脉冲序列生成	30
4.8.4 可重触发的脉冲或脉冲序列生成	30
4.8.5 连续脉冲序列生成	31
4.8.6 带缓冲脉冲序列生成	32
4.8.7 有限隐式带缓冲脉冲序列生成	32
4.8.8 连续带缓冲隐式脉冲序列生成	32
4.8.9 有限带缓冲采样时钟脉冲序列生成	32

4.8.10 连续带缓冲采样时钟脉冲序列生成	33
4.9 数字滤波	33
4.10 输出事件	34
4.10.1 脉冲方式	34
4.10.2 反转方式	34
4.11 位置比较	35
4.11.1 脉冲方式	35
4.11.2 反转方式	36
 5 产品保修	37
5.1 保修	37
5.2 技术支持与服务	37
5.3 返修注意事项	37
 附录 A：各种标识、概念的命名约定	38

1 快速上手

本章主要介绍初次使用 PCI/PXI2398 需要了解和掌握的知识，以及需要的相关准备工作，可以帮助用户熟悉 PCI/PXI2398 使用流程，快速上手。

1.1 产品包装内容

打开 PCI/PXI2398 板卡包装后，用户将会发现如下物品：

- PCI/PXI2398 板卡一个。
- 阿尔泰科技软件光盘一张，该光盘包括如下内容：
 - 1)、本公司所有产品驱动程序，用户可在文件夹下找到 ART-DAQ 软件安装包。
 - 2)、用户手册（pdf 格式电子版文档）。

1.2 安装指导

1.2.1 注意事项

- 1)、先用手触摸机箱的金属部分来移除身体所附的静电，也可使用接地腕带。
- 2)、取卡时只能握住卡的边缘或金属托架，不要触碰电子元件，防止芯片受到静电的危害。
- 3)、检查板卡上是否有明显的外部损伤如元件松动或损坏等。如果有明显损坏，请立即与销售人员联系，切勿将损坏的板卡安装至系统。



板卡不可以在系统带电的情况下插拔！

1.2.2 应用软件

用户在使用 PCI/PXI2398 时，可以根据实际需要安装相关的应用开发环境，例如 Microsoft Visual Studio、NI LabVIEW 等。

ART-DAQ 是北京阿尔泰科技发展有限公司采集设备的驱动程序及开发套件，用以实现从简单到复杂的数据采集任务，高效快速搭建测试系统。

- 支持大多数 ART 硬件设备。
- 支持的操作系统：Windows 10/8/7/XP，LabVIEW RT（Linux 的支持情况，请致电技术支持咨询 400-860-3335）。
- 支持的编程语言和平台有：C/C++，LabVIEW 等。
- 提供 VC、C#、Labview 的编程范例程序，在 {ART Technology Directory\ART-DAQ\Sample} 目录中可以找到。
- 设备驱动提供的 dll，可以在 Windows 平台下的几乎任何编程环境中使用。

1.2.3 软件安装指导

在不同操作系统下安装 PCI/PXI2398 的方法一致。

第一步：将产品包装中附带的光盘插入光驱中，等待识别到光盘后，可查找到 ART-DAQ 软件安装包；如果您的硬件平台设备没有光驱，请从阿尔泰科技官网下载 ART-DAQ 软件安装包，链接地址：<http://www.art-control.com/>。

第二步：双击 ART-DAQ 软件安装包，进入安装向导，按照向导提示进行每一步安装即完成。

1.2.4 硬件安装指导

将 PCI/PXI2398 正确安装在操作设备的卡槽中，安装成功后开机，系统会自动安装驱动，若未成功安装驱动按下述方法操作。

- 1)、打开 DMC(设备管理配置工具)。
- 2)、选中要安装的设备，右击选择‘更新驱动’，按向导提示进行下一步安装即完成。

1.3 设备接口定义

PCI/PXI2398 相关接口信息可以参见本手册《[接口定义](#)》章节。

1.4 板卡使用参数

- ◆ 工作温度范围：0°C ~ 50°C
- ◆ 工作相对湿度范围：10% ~ +90%RH（无结露）
- ◆ 存储相对湿度：5% ~ +95% RH（无结露）
- ◆ 存储温度范围：-20°C ~ +70°C

2 功能概述

本章主要介绍 PCI/PXI2398 的系统组成及基本特性，为用户整体了解 PCI/PXI2398 的相关特性提供参考。

2.1 产品简介

PCI2398、PXI2398 分别是 PCI 总线、PXI 总线的 8 路隔离计数器模块，每路计数器均由三对差分隔离输入和一路隔离输出组成，通道间独立存在，输入前端具有可靠的保护电路设计，可采集高达 48V 的电压信号；并且附加了 8 路额外的 PFI 输入功能，以满足操作现场的多样化需求；适用于电子产品质量检测、信号采集、过程控制、伺服控制等场合。

2.2 系统框图

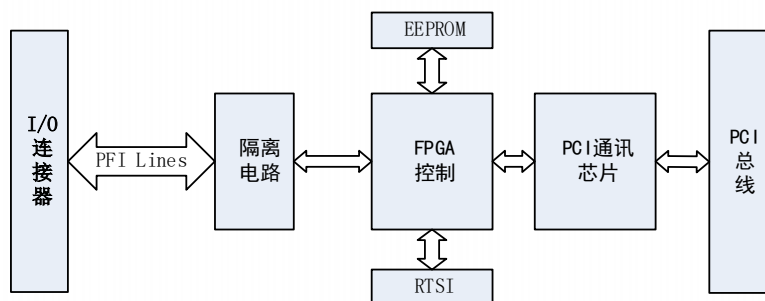


图2-2-1 PCI2398系统框图

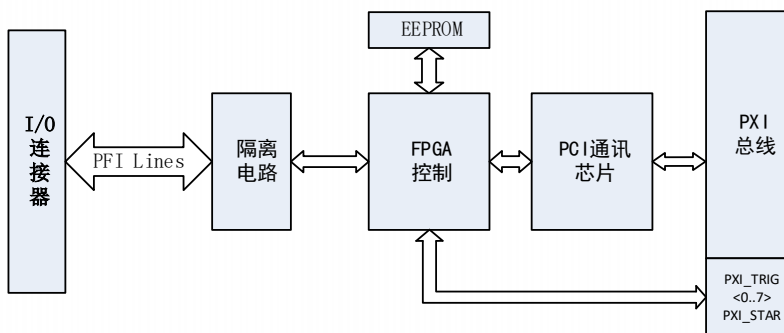


图2-2-2 PXI2398系统框图

PCI/PXI2398 系统框图主要由隔离电路、FPGA 控制模块、EEPROM 存储模块等组成。

2.3 规格参数

2.3.1 产品概述

产品型号	PCI2398	PXI2398
总线类型	PCI 总线	PXI 总线
板卡尺寸	167.67mm(长) * 106.68mm(宽)	160mm(长) * 100mm(宽)，标准 3U
操作系统	XP、Win7、Win8、Win10	

2.3.2 隔离输入

隔离输入通道	32 Line	8 路 CTR，每路 CTR 有 3 组隔离输入； 8 路附加 PFI 通道：PFI0~7。	
输入信号类型	0~48V 的单端、差分信号、NPN/PNP 型传感器信号		
采样方式	（按需）单点采样、有限点采样、连续采样		
输入最大响应速率	1MHz		
输入最小脉宽	500ns		
输入电压范围	0V~48V		
输入波形类型	任意波形（推荐方波）		
过压保护	0V~+60V		
输入逻辑	逻辑 1：导通	典型值	4.5V
		最小保证导通电压	4.1V
	逻辑 0：关闭	最大保证关闭电压	0.8V
传输延时	典型值（对于 5V 输入）	低 → 高	350ns
		高 → 低	220 ns
输入电流范围	光耦工作状态的最低电流 2.2 mA，典型值 6 mA，最大值 10 mA； 光耦关闭状态的最大电流 0.1 mA。		
触发方式	开始触发、暂停触发		

2.3.3 隔离输出

隔离输出通道	8Line	8 路隔离输出
输出信号接线方式	Sink 方式： 外部供电范围： 5~48V，不能超过 60V； 每通道最大开关切换电流：100mA 每通道最大浪涌电流：600mA	
输出逻辑电平	高电平	高状态电压：外部供电 5~48V
	低电平	低状态的最高电压：0.47V @10 mA 或 0.75V @100mA
		OFF 时输出漏电流：60uA
开关切换时间	@ 典型值（5V 外供电，100Ω 负载） 打开：610ns 关闭：280ns	
输出供电要求 （CTR _x _VDD）	5 VDC ~48 VDC（每通道 10 mA @ 400 KHz，典型值）	
最大输出速率	1MHz	
最小输出脉宽	1us	

2.3.4 CTR 计数器

通道数	8 路多功能计数器
计数器位数	32 位
计数器功能	CI: 边沿计数、频率测量、周期测量、半周期测量、脉冲测量、脉宽测量、双边沿间隔测量、位置测量 (基于增量式正交编码器)
	CO: 脉冲输出
最大输入频率	1MHz
最小电平脉宽	500ns
电压范围	0~48V
存储器深度	1K 点 FIFO
采样方式	CI: 单点 (按需) 采样、有限点采样、连续采样
	CO: 单点 (按需) 生成、有限点生成、连续生成

2.3.5 RTSI 触发 (暂未开放)

RTSI 触发通道	8 路: RTSI<0..7>
RTSI 时钟	RTSI_10M
触发器和时钟的最小脉冲宽度	50 ns

2.3.6 PXI 同步信号

通道数	8 路 PXI_TRIG <0..7>		
	1 路 PXI_STAR		
电气标准	TTL 兼容		
方向控制	PXI_TRIG 可独立配置为输入或输出 PXI_STAR 仅输入		
默认上电状态	输入		
输入逻辑电平	高电平	最大电压	5V
		最小电压	2V
	低电平	最大电压	0.8V
		最小电压	0V
输出逻辑电平	高电平	最大电压	5V
		最小电压	3.8V
	低电平	最大电压	0.44V
		最小电压	0V
最大输入范围	0~5V		
上拉电阻	20 K Ω		

单通道驱动能力	±12mA
过压保护	5V

2.3.7 隔离电压

通道间隔离	60 VDC
通道对地隔离	60 VDC
*注意：任何两个 PFI 通道之间不可接入超过 60 VDC 的电压。	

2.3.8 板卡功耗

工作方式	典型值 (W)	最大值 (W)
静态功耗	2.5	3
工作功耗	3.1	3.5

3 设备特性

本章主要介绍 PCI/PXI2398 相关的设备特性，主要包括板卡外形图、主要元件功能说明、接口定义，为用户在使用 PCI/PXI2398 过程中提供相关参考。

3.1 板卡外形图

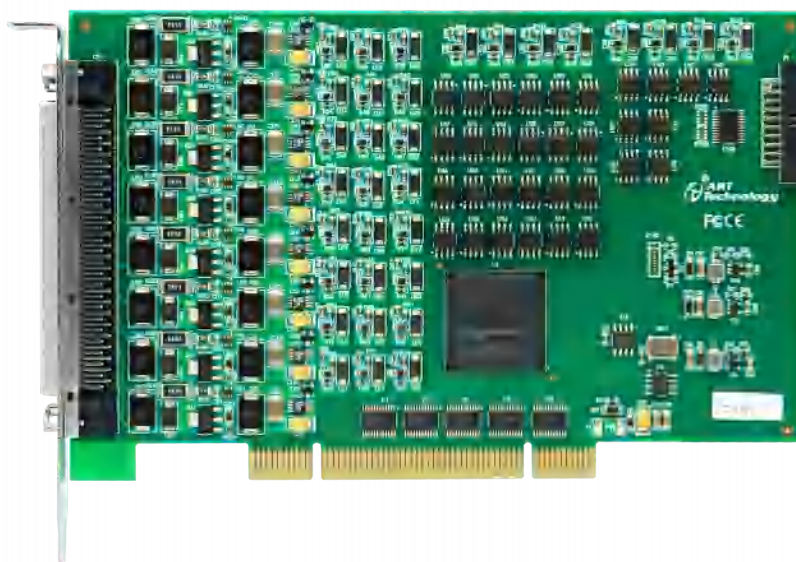


图 3-1-1 PCI2398 正面图

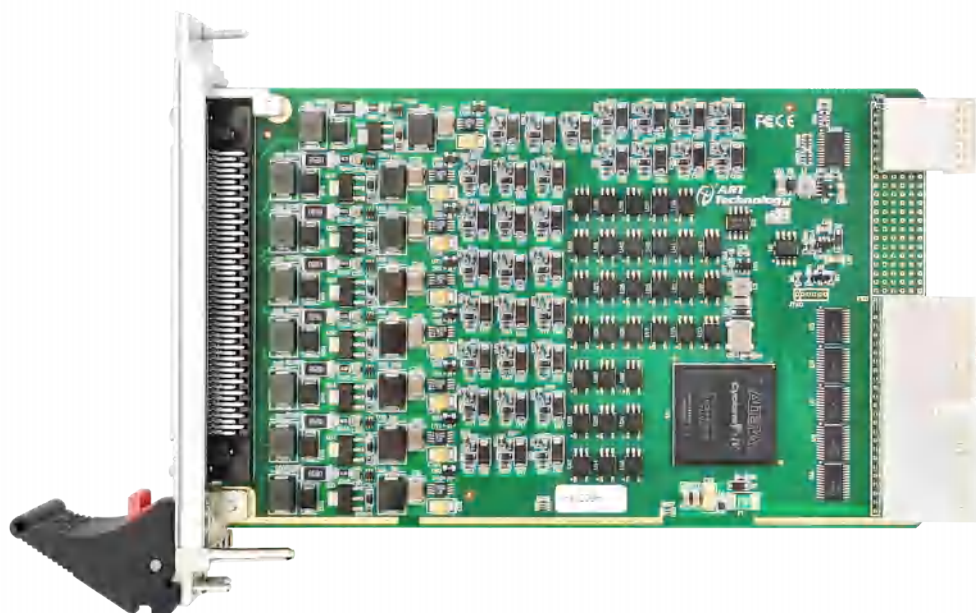


图 3-1-2 PXI2398 正面图

3.2 板卡尺寸图

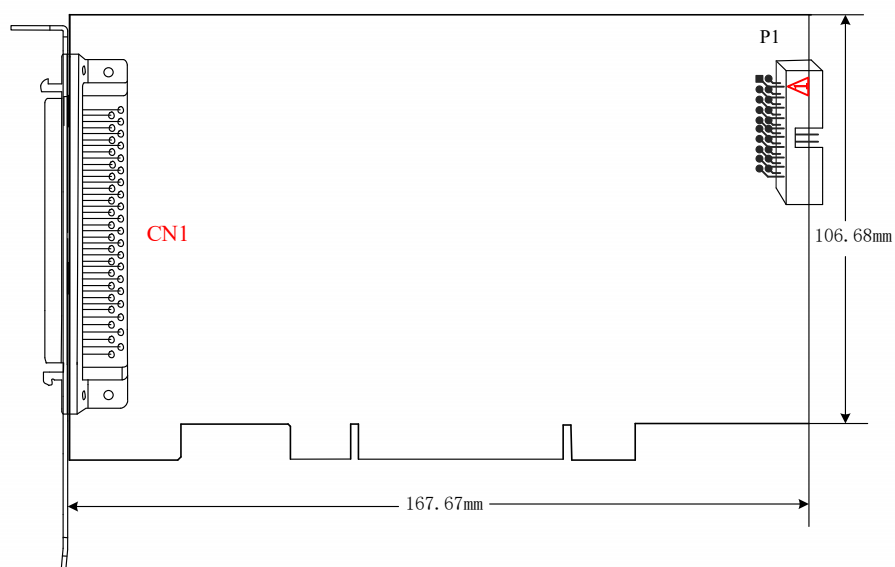


图 3-2-1 PCI2398 板卡尺寸图

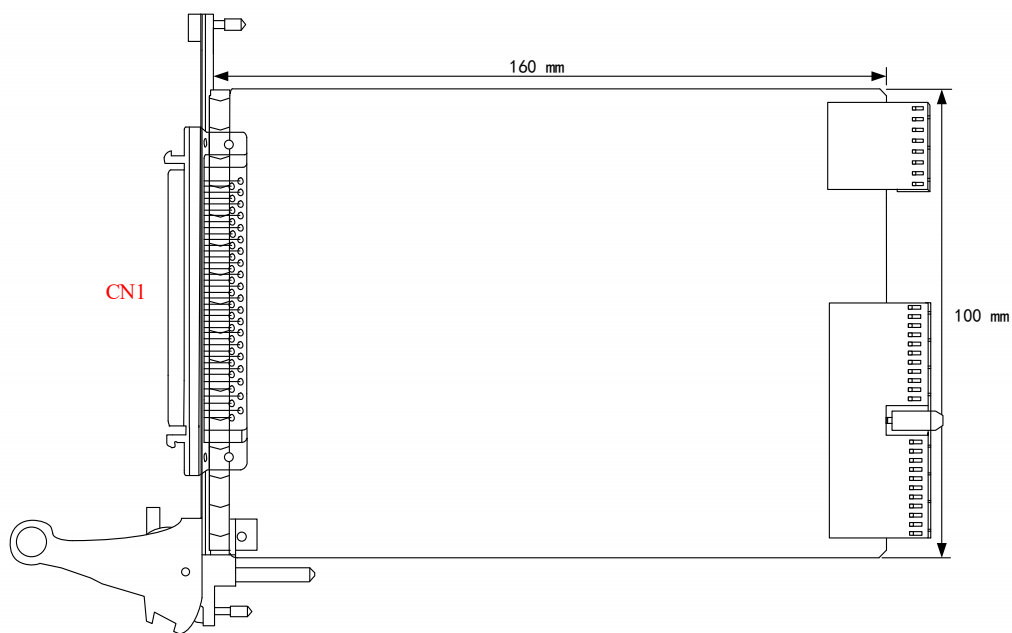


图 3-2-2 PXI2398 板卡尺寸图

3.3 接口定义

PF17-	100	50	PF13-
PF17+	99	49	PF13+
NC	98	48	NC
PF16-	97	47	PF12-
PF16+	96	46	PF12+
PF15-	95	45	PF11-
PF15+	94	44	PF11+
NC	93	43	NC
PF14-	92	42	PF10-
PF14+	91	41	PF10+
PF139 Vss/CTR 7 Vss	90	40	PF123 Vss/CTR 3 Vss
PF139 /CTR 7 OUT	89	39	PF123 /CTR 3 OUT
PF139 Vss/CTR 7 Vss	88	38	PF123 Vss/CTR 3 Vss
PF139 Vdd/CTR 7 VDD	87	37	PF123 Vdd/CTR 3 VDD
PF138-/CTR 7 AUX-	86	36	PF122-/CTR 3 AUX-
PF138+/CTR 7 AUX+	85	35	PF122+/CTR 3 AUX+
PF137-/CTR 7 GATE-	84	34	PF121-/CTR 3 GATE-
PF137+/CTR 7 GATE+	83	33	PF121+/CTR 3 GATE+
PF136-/CTR 7 SRC-	82	32	PF120-/CTR 3 SRC-
PF136+/CTR 7 SRC+	81	31	PF120+/CTR 3 SRC+
PF135 Vss/CTR 6 Vss	80	30	PF119 Vss/CTR 2 Vss
PF135 /CTR 6 OUT	79	29	PF119 /CTR 2 OUT
PF135 Vss/CTR 6 Vss	78	28	PF119 Vss/CTR 2 Vss
PF135 Vdd/CTR 6 VDD	77	27	PF119 Vdd/CTR 2 VDD
PF134+/CTR 6 AUX-	76	26	PF118-/CTR 2 AUX-
PF134+/CTR 6 AUX+	75	25	PF118+/CTR 2 AUX+
PF133-/CTR 6 GATE-	74	24	PF117-/CTR 2 GATE-
PF133+/CTR 6 GATE+	73	23	PF117+/CTR 2 GATE+
PF132-/CTR 6 SRC-	72	22	PF116-/CTR 2 SRC-
PF132+/CTR 6 SRC+	71	21	PF116+/CTR 2 SRC+
PF131 Vss/CTR 5 Vss	70	20	PF115 Vss/CTR 1 Vss
PF131 /CTR 5 OUT	69	19	PF115 /CTR 1 OUT
PF131 Vss/CTR 5 Vss	68	18	PF115 Vss/CTR 1 Vss
PF131 Vdd/CTR 5 VDD	67	17	PF115 Vdd/CTR 1 VDD
PF130-/CTR 5 AUX-	66	16	PF114-/CTR 1 AUX-
PF130+/CTR 5 AUX+	65	15	PF114+/CTR 1 AUX+
PF129-/CTR 5 GATE-	64	14	PF113-/CTR 1 GATE-
PF129+/CTR 5 GATE+	63	13	PF113+/CTR 1 GATE+
PF128-/CTR 5 SRC-	62	12	PF112-/CTR 1 SRC-
PF128+/CTR 5 SRC+	61	11	PF112+/CTR 1 SRC+
PF127 Vss/CTR 4 VSS	60	10	PF111 Vss/CTR 0 VSS
PF127 /CTR 4 OUT	59	9	PF111 /CTR 0 OUT
PF127 Vss/CTR 4 VSS	58	8	PF111 Vss/CTR 0 VSS
PF127 Vdd/CTR 4 VDD	57	7	PF111 Vdd/CTR 0 VDD
PF126-/CTR 4 AUX-	56	6	PF110-/CTR 0 AUX-
PF126+/CTR 4 AUX+	55	5	PF110+/CTR 0 AUX+
PF125-/CTR 4 GATE-	54	4	PF109-/CTR 0 GATE-
PF125+/CTR 4 GATE+	53	3	PF109+/CTR 0 GATE+
PF124-/CTR 4 SRC-	52	2	PF108-/CTR 0 SRC-
PF124+/CTR 4 SRC+	51	1	PF108+/CTR 0 SRC+

图3-3-1 CN1管脚定义

➤ PFI 复用管脚概述

PCI/PXI2398 有 40 路 PFI，包含 32 路输入和 8 路输出；PFI 线是单向的，被固定了输入输出属性，不能通过软件配置改变状态。

➤ 计数器管脚功能概述

说明：每路计数器由 3 对差分输入端，1 路输出端，外接电源端 VDD，公共接地端 VSS 组成。

表 3-3-1：8 路计数器对应管脚功能概述

计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR0 / PFI[11:8]	CTR 0 SRC+	Channel A (0)+	1	信号输入引脚
	CTR 0 SRC-	Channel A (0)-	2	
	CTR 0 GATE+	Channel B (0)+	3	信号输入引脚
	CTR 0 GATE-	Channel B (0)-	4	
	CTR 0 AUX+	index/ Z (0)+	5	信号输入引脚
	CTR 0 AUX -	index/ Z (0)-	6	
	CTR 0 VDD	-	7	外接电源端
	CTR 0 VSS	-	8、10	公共接地端
	CTR 0 OUT	-	9	信号输出引脚
计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR1 / PFI[15:12]	CTR 1 SRC+	Channel A (1)+	11	信号输入引脚
	CTR 1 SRC-	Channel A (1)-	12	
	CTR 1 GATE+	Channel B (1)+	13	信号输入引脚
	CTR 1 GATE-	Channel B (1)-	14	
	CTR 1 AUX+	index/ Z (1)+	15	信号输入引脚
	CTR 1 AUX -	index/ Z (1)-	16	
	CTR 1 VDD	-	17	外接电源端
	CTR 1 VSS	-	18、20	公共接地端
	CTR 1 OUT	-	19	信号输出引脚
计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR2 / PFI[19:16]	CTR 2 SRC+	Channel A (2)+	21	信号输入引脚
	CTR 2 SRC-	Channel A (2)-	22	
	CTR 2 GATE+	Channel B (2)+	23	信号输入引脚
	CTR 2 GATE-	Channel B (2)-	24	
	CTR 2 AUX+	index/ Z (2)+	25	信号输入引脚
	CTR 2 AUX -	index/ Z (2)-	26	
	CTR 2 VDD	-	27	外接电源端
	CTR 2 VSS	-	28、30	公共接地端

	CTR 2 OUT	-	29	信号输出引脚
计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR3 / PFI[23:20]	CTR 3 SRC+	Channel A (3)+	31	信号输入引脚
	CTR 3 SRC-	Channel A (3)-	32	
	CTR 3 GATE+	Channel B (3)+	33	信号输入引脚
	CTR 3 GATE-	Channel B (3)-	34	
	CTR 3 AUX+	index/ Z (3)+	35	信号输入引脚
	CTR 3 AUX -	index/ Z (3)-	36	
	CTR 3 VDD	-	37	外接电源端
	CTR 3 VSS	-	38、40	公共接地端
	CTR 3 OUT	-	39	信号输出引脚
计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR4 / PFI[27:24]	CTR 4 SRC+	Channel A (4)+	51	信号输入引脚
	CTR 4 SRC-	Channel A (4)-	52	
	CTR 4 GATE+	Channel B (4)+	53	信号输入引脚
	CTR 4 GATE-	Channel B (4)-	54	
	CTR 4 AUX+	index/ Z (4)+	55	信号输入引脚
	CTR 4 AUX -	index/ Z (4)-	56	
	CTR 4 VDD	-	57	外接电源端
	CTR 4 VSS	-	58、60	公共接地端
	CTR 4 OUT	-	59	信号输出引脚
计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR5 / PFI[31:28]	CTR 5 SRC+	Channel A (5)+	61	信号输入引脚
	CTR 5 SRC-	Channel A (5)-	62	
	CTR 5 GATE+	Channel B (5)+	63	信号输入引脚
	CTR 5 GATE-	Channel B (5)-	64	
	CTR 5 AUX+	index/ Z (5)+	65	信号输入引脚
	CTR 5 AUX -	index/ Z (5)-	66	
	CTR 5 VDD	-	67	外接电源端
	CTR 5 VSS	-	68、70	公共接地端
	CTR 5 OUT	-	69	信号输出引脚
计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR6 / PFI[35:32]	CTR 6 SRC+	Channel A (6)+	71	信号输入引脚
	CTR 6 SRC-	Channel A (6)-	72	
	CTR 6 GATE+	Channel B (6)+	73	信号输入引脚
	CTR 6 GATE-	Channel B (6)-	74	

	CTR 6 AUX+	index/ Z (6)+	75	信号输入引脚
	CTR 6 AUX -	index/ Z (6)-	76	
	CTR 6 VDD	-	77	外接电源端
	CTR 6 VSS	-	78、80	公共接地端
	CTR 6 OUT	-	79	信号输出引脚
计数器名称	对应计数器定义	对应编码器定义	端子引脚	管脚功能概述
CTR7 / PFI[39: 36]	CTR 7 SRC+	Channel A (7)+	81	信号输入引脚
	CTR 7 SRC-	Channel A (7)-	82	
	CTR 7 GATE+	Channel B (7)+	83	信号输入引脚
	CTR 7 GATE-	Channel B (7)-	84	
	CTR 7 AUX+	index/ Z (7)+	85	信号输入引脚
	CTR 7 AUX -	index/ Z (7)-	86	
	CTR 7 VDD	-	87	外接电源端
	CTR 7 VSS	-	88、90	公共接地端
	CTR 7 OUT	-	89	信号输出引脚

➤ 8 路附加 PFI 通道

表 3-3-2

信号名称	管脚特性	管脚功能概述
PFI0+~ PFI7+	Input	外时钟输入
PFI0~ PFI7-		外部数字触发信号输入

➤ 计数器各功能引脚分配

表 3-3-3

边沿计数	SRC	边沿计数的源输入输入引脚
	AUX	计数方向外部控制输入引脚
	OUT	输出事件
脉宽测量	GATE	被测信号输入引脚
周期测量	GATE	被测信号输入引脚
频率测量	GATE	被测信号输入引脚
半周期测量	GATE	被测信号输入引脚
脉冲测量	GATE	被测信号输入引脚
双边沿间隔	SRC	第一个有效边沿输入引脚
	GATE	第二个有效边沿输入引脚
位置测量 (基于增量式编码器)	A	编码器通道 A 输入引脚
	B	编码器通道 B 输入引脚
	Z	编码器通道 Z 输入引脚

	OUT	输出事件
脉冲输出	OUT	脉冲输出引脚

➤ P1: RTSI

RTSI 的 Pinout 如图 3-3-2 所示，具体 Pinout 引脚如表 3-3-4 所示

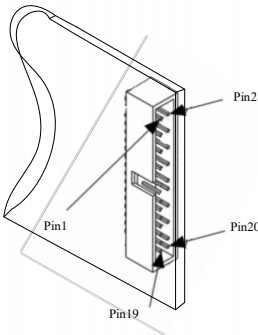


图 3-3-2 RTSI 的 Pinout 图

表 3-3-4:

RTSI 信号	Pinout
RTSI_0	1
RTSI_1	3
RTSI_2	5
RTSI_3	7
RTSI_4	9
RTSI_5	11
RTSI_6	13
RTSI_7	15
RTSI_8	17
RTSI_10M	19
GND	2、4、6、8、10、12、14、16、18、20

3.4 输入端保护电路

PCI/PXI2398 输入端可以接外部设备的电源或者地，每路隔离输入前端均设计了 OVP&OCP 保护电路与防反接二极管，用以保护光耦；OVP&OCP 保护电路不允许输入电流超过 10mA。

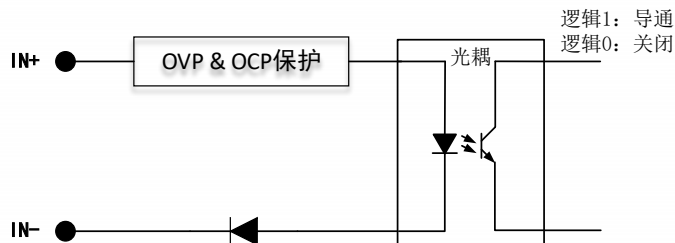


图 3-4-1 输入端电路



注：光耦的发光二极管点亮时，光耦输出逻辑 1。

电压：

电压范围：0~48V

光耦导通状态的最低电压：4.0V

光耦关闭状态的最高电压：2.6V

电流：

最大电流：10 mA

光耦工作状态的最低电流：5 mA

光耦关闭状态的最大电流：1.6 mA

3.5 信号连接

3.5.1 输入信号连接

根据输入信号源类型选择合适的接线方式。

3.5.1.1 单端输入信号接线方法

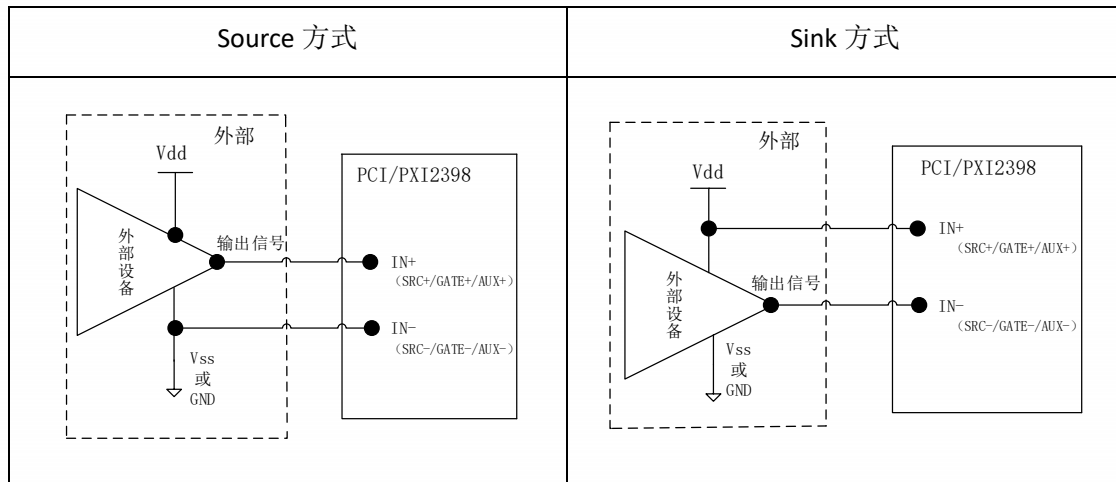


图3-5-1 单端输入信号接线方法

3.5.1.2 差分输入信号接线方法

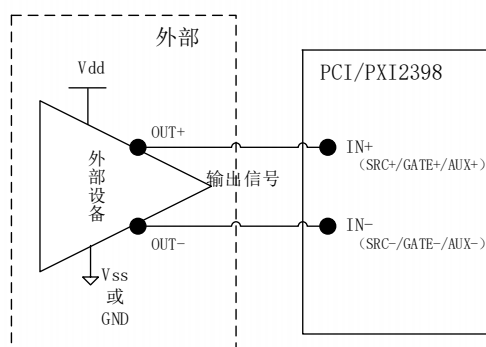


图3-5-2 差分输入信号接线方法

3.5.1.3 集电极开路输出设备的接线方法

集电极开路输出是以输出电路的晶体管发射极作为公共端，集电极悬空的输出电路，根据晶体管类型不同，可以分为NPN集电极开路输出和PNP集电极开路输出两张类型。

NPN集电极开路输出（也称作漏型输出，当逻辑1时输出电压为0V，如图3-5-3所示）

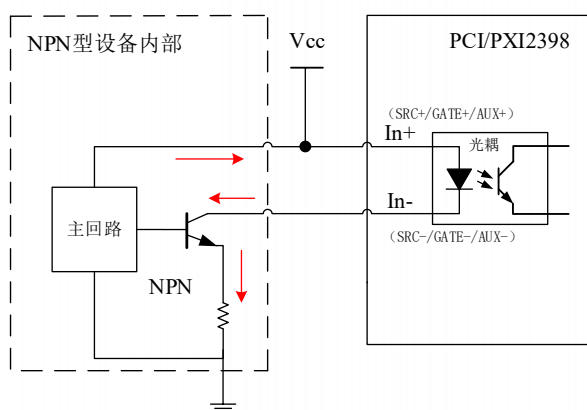


图 3-5-3 NPN 集电极开路输出



注：使用NPN型编码器或Sink接线方式的编码器时，请在软件中设置‘编码器输入取反’参数，方可正常使用。

PNP集电极开路输出（也称作源型输出，当逻辑1时输出电压为电源电压，如图3-5-4所示）

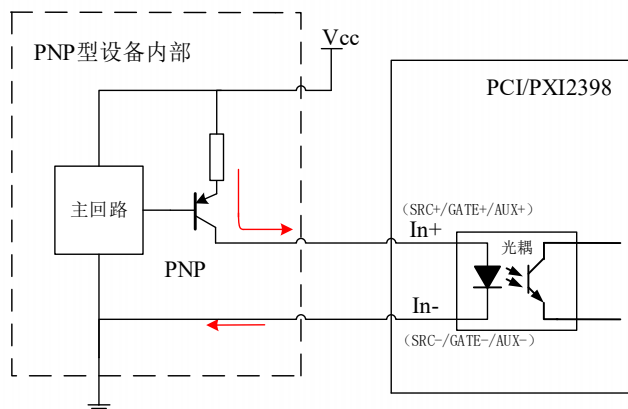


图 3-5-4 PNP 集电极开路输出

3.5.1.4 输入阈值电压

当希望输入阈值高于默认值时（最小保证导通电压为 4.1V），可以在输入端串联一个稳压二极管，利用齐纳击穿电压来改变其阈值，连接方法如下图 3-5-5 所示。

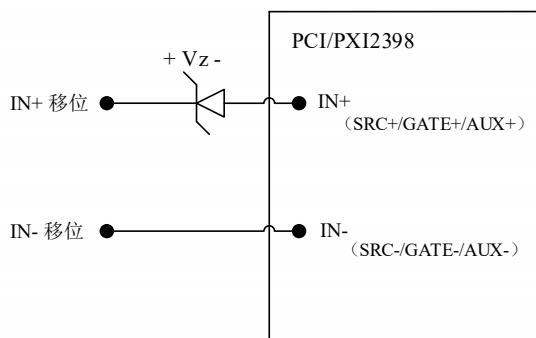


图 3-5-5 外接稳压二极管连接示意图

接入稳压二极管后，新的阈值变为 $4.1 + V_z$ ；例如，如果选择的稳压二极管，当其电流 I_z 在 1~10 mA 范围内变化时， V_z 大约等于 7.5 V，则 IN+ 和 IN- 之间的阈值电压移位至约 11.6 V ($4.1V + 7.5V$)。

3.5.2 信号输出连接

8 路计数器的 OUT 输出前端均有一个肖特基二极管与 MOS 管；当通过 MOS 管的电流超过一定的值（典型为 800mA），例如负载短路时，MOS 管关闭 250ms 进入自保护，在这段时间之后，输出尝试接通，如果短路仍然存在，MOS 管将关闭下一个 250ms；此过程持续到过流或短路条件被移除之后，才自动恢复。

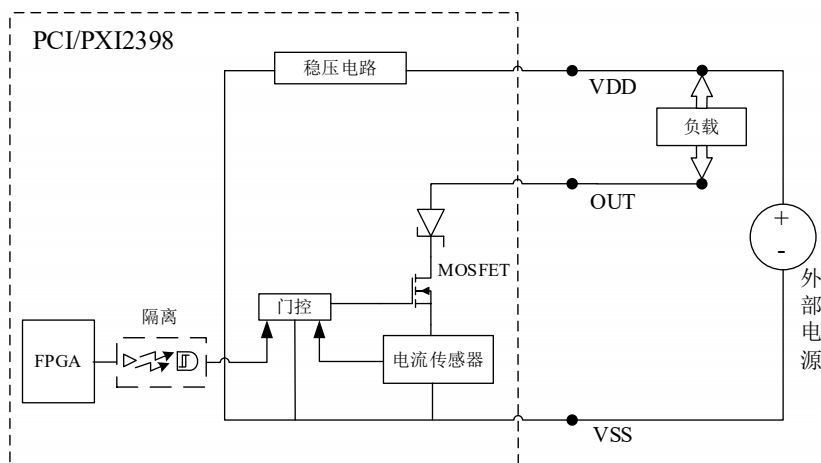


图 3-5-6 信号输出连接示意图



注：外部接入的直流电压范围为 5~48V，不能超过 60V。

PCI/PXI2398 作为脉冲输出时配置如下：

- 空闲状态为高电平时，对应通道的 MOS 管处于关闭状态。
- 空闲状态为低电平时，对应通道的 MOS 管处于打开状态。
- 在对应输出通道上，将一个电阻连接至该通道的 VDD 引脚（即图 3-5-6 中负载），此时该通道的输出电平与空闲状态一致。

外接感性负载时注意事项:

当 OUT 输出端驱动一个感性负载时，突然断开 OUT 开关，因为电感特性，不可能突然切断对应的电流，因为会有一个无限大的电压加在感性负载两端，此时电感两端的电压突然上升，迫使电流继续流动，显然，这类感性负载的电子器件在电路中很容易受损，尤其是那些击穿后以满足电感电流连续性需要的元件。

最好的解决办法就是将一个二极管接在感性负载的两端，如图 3-5-7 所示，当开关接通期间，二极管是反向偏压的（他来自与电感线圈电阻的直流压降）；在开关断开时，二极管进入导通状态，使开关端点比正电源电压高一个二极管的正向压降；需注意的外接的二极管必须能够应付初始电流，即一直流经电感的稳态电流。

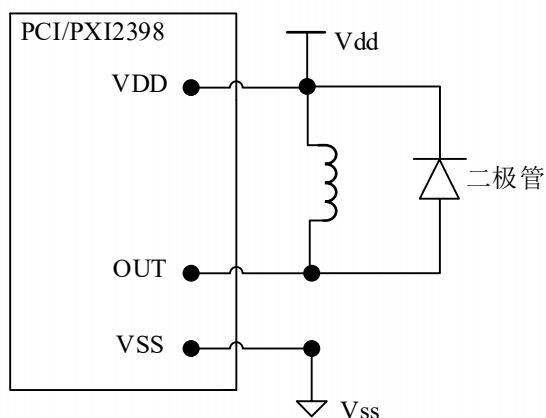


图 3-5-7 外接感性负载连接示意图

4 CTR 计数器

本章主要介绍 PCI/PXI2398 计数器的相关性质，主要包括边沿计数、频率测量、半周期测量、脉宽测量、两边沿间隔测量、位置测量（基于增量式编码器）及脉冲输出功能，为用户在使用 PCI/PXI2398 过程中提供相关参考。

PCI/PXI2398 的采集模式有单点采样、有限点采样、连续采样，其中单点采样为单点测量，有限点采样、连续采样为缓冲测量。

单点采样：指定任务采集或生成一个采样。

有限点采样：指定任务采集或生成有限个采样，具体个数由用户配置的采样长度决定。

连续采样：指定任务在停止前始终采集或生成脉冲。

4.1 边沿计数

边沿计数是设备使用计数器得到上升沿和下降沿个数。

在边沿计数应用中，计数器使能后会对输入信号脉冲沿进行计数，用户可以配置计数的有效脉冲沿（上升沿或下降沿），同时也可以控制计数方式（加计数、减计数或外部控制）。计数器的数值可以通过软件读取或通过采样时钟获取。

4.1.1 计数方向控制

- 始终加计数；
- 始终减计数；
- 外部控制计数，当其输入端 AUX 为高时加计数，反之减计数。

4.1.2 边沿计数

单点边沿计数：计数器使能后对输入信号脉冲沿进行计数。

缓冲边沿计数：计数器使能后会对输入信号脉冲沿进行计数，但计数值需要在采样时钟的有效时钟沿时才被采样，因此需要指定采样时钟。

GATE 门控功能可通过暂停触发实现，硬件上将暂停触发路由到 GATE 上实现边沿计数是否暂停计数的功能，单点边沿计数、可缓冲边沿计数均可使用暂停触发将 PFI 路由至 GATE 门控输入上。

可作为采样时钟的信号：PFIx 输入端口。

图 4-1-1 为边沿加计数上升沿有效示意图，其他方式不再陈述。

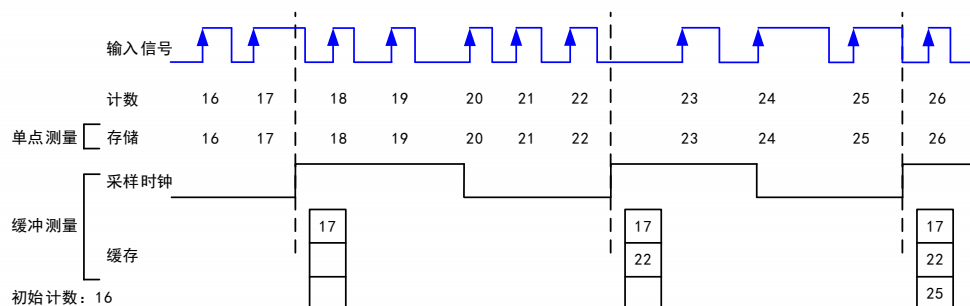


图 4-1-1 边沿加计数上升沿有效示意图



为保证所获得的计数值准确，用户需在计数器开始对输入信号计数之后，再通过采样时钟读取当前计数值。

4.1.3 计数重置

计数重置是指边沿计数在工作时，接收到计数重置信号的有效边沿后，计数器自动装载重置值的功能。

计数重置功能可以单独开启或关闭，用户可以配置计数重置的有效边沿（上升沿或下降沿），可以对重置接线端的信号进行滤波，以消除抖动带来的影响。

4.2 频率/周期测量

用户可以通过计数器实现对特定信号的频率/周期测量。



连续测量的第一个采样通常是无效的，因计数器在使能后开始计数，该使能信号通常位于输入信号当前周期的中部位置，所以存入缓存的第一个计数值不能完全反映输入信号的周期，因此用户在读取数据时应将第一个数据丢弃。

频率测量方法根据实际应用的不同主要包括下述几个：

4.2.1 测量低频信号

该测量方法是通过一个已知频率的时基信号对输入信号进行测量，适用于中低频信号。

单点测量时，计数器对输入信号的单个周期进行计数，计数停止后，计数值存储至硬件寄存器。

缓冲测量时，计数器对连续多个周期进行计数并存入缓存，在缓冲区溢出时将丢失部分计数值。

图 4-2-1 为低频信号频率测量上升沿有效示意图，其他有效边沿不再陈述。

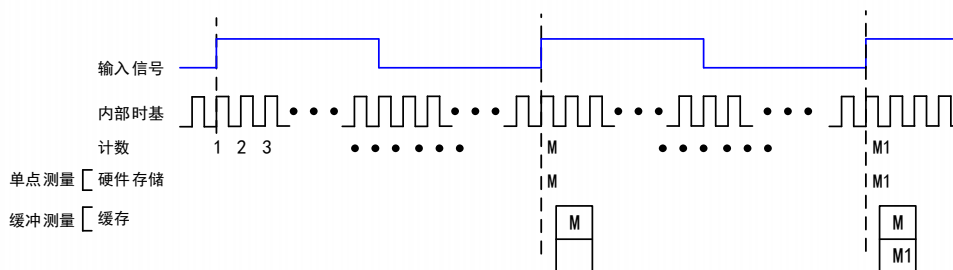


图 4-2-1 低频信号频率测量上升沿有效示意图

信号频率 = 内部时基频率 / 计数值 M。

4.2.2 测量高频信号

该测量方法将根据用户设置的测量时间，产生固定宽度的脉冲，计数器将被测信号作为时钟对固定宽度的脉冲进行计数，根据计数结果计算出被测信号的频率。本卡测量时间最小单位 1ms，最大 40s，适用于高频信号。

单点测量时，计数器对被测信号测量，产生1个测量结果后计数停止，计数值存储至硬件寄存器。

缓冲测量时，计数器对被测信号连续测量，将计数值存入缓存。

图 4-2-2 为高频信号频率测量上升沿有效示意图，其他有效边沿不再陈述。

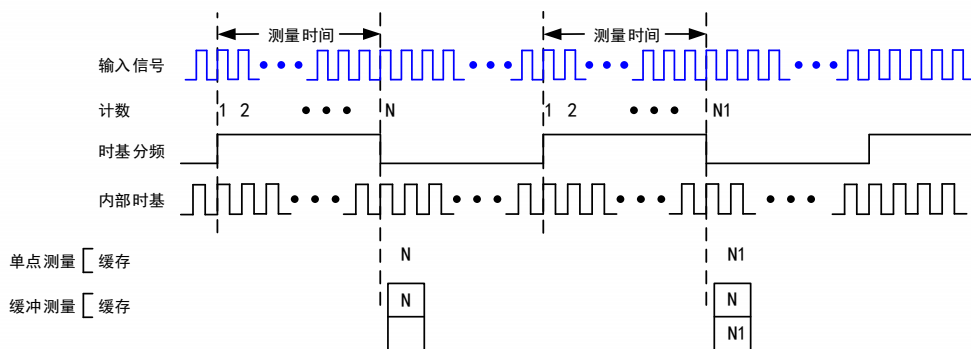


图 4-2-2 高频信号频率测量上升沿有效示意图

信号频率 = 计数值 N / 测量时间。

4.2.3 测量大范围信号

该测量方法根据用户设置的除数将输入信号的频率除以除数，生成一个计数器更易于测量的 Divided Down 信号，然后通过内部时基信号对该脉冲信号进行计数，根据计数结果计算出被测信号的频率。除数设置范围 ≥ 4 。

单点测量时，计数器对被测信号测量，产生 1 个测量结果后计数停止，计数值存储至硬件寄存器。缓冲测量时，计数器对被测信号连续测量，将计数值存入缓存。

图 4-2-3 为大范围信号频率测量上升沿有效示意图，下降沿有效不再陈述。

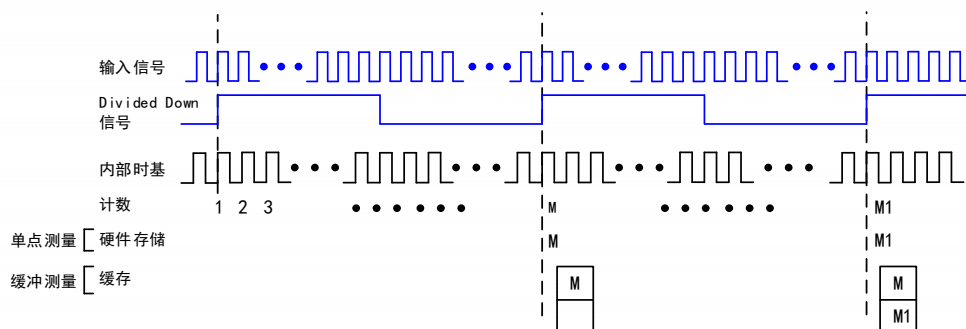


图 4-2-3 大范围信号频率测量上升沿有效示意图

信号频率 = 内部时基频率 / 计数值 $M \times$ 除数。

4.2.4 周期测量和频率测量

采样在硬件中，频率测量和周期测量是相同的，周期即为频率倒数。

4.3 半周期测量

半周期测量是测量连续高低时间交替边沿之间的时间间隔。

单点测量时，计数器对输入信号的半周期进行计数，计数停止后，计数值存储至硬件寄存器。

缓冲测量时，计数器对连续多个周期进行计数并存入缓存。

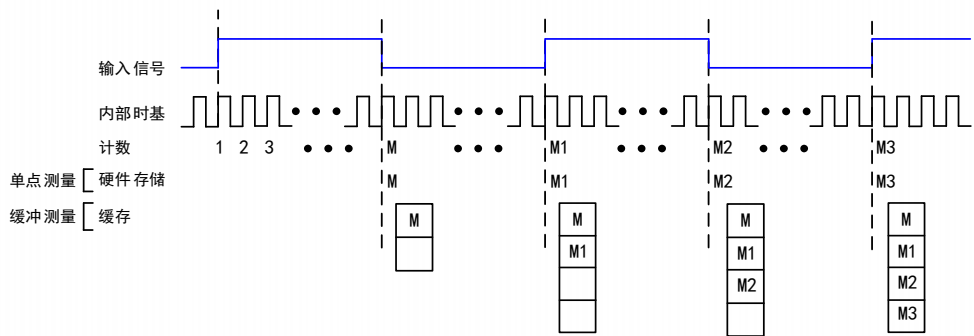


图 4-3-1 半周期示意图

半周期值 = 计数值 M / 内部时基频率。



连续测量的第一个采样通常是无效的，因计数器在使能后开始计数，该使能信号通常位于输入信号当前周期的中部位置，所以存入缓存的第一个计数值不能完全反映输入信号的周期，因此用户在读取数据时应将第一个数据丢弃。

4.4 脉冲测量

在脉冲测量中，计数器测量启动任务后的 GATE 输入信号上脉冲的高/低时间。脉冲是根据它高/低的时间、高/低的滴答、频率/占空比来定义的，这与脉冲宽度的测量类似，不同之处在于它也测量了低脉冲时间（脉宽测量高有效时）。

将内部或外部周期性时钟信号（具有已知周期）连接到计数器的时钟输入端。计数器计算出在 GATE 信号的两个边沿之间的时钟输入端上出现的上升（或下降）的边沿数。

时钟信号的周期乘以计数器返回的边沿数，可计算出 GATE 输入的高和低的时间。

4.4.1 单脉冲测量

单脉冲（按需）测量相当于一个脉冲的高（H）和低（L）滴答上的两个单脉冲宽度测量，如图 4-4-1 所示。

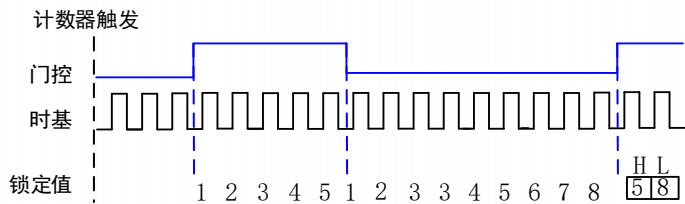


图 4-4-1 单（按需）脉冲测量

4.4.2 隐式缓冲脉冲测量

隐式缓冲脉冲测量中，在 GATE 信号的每个边沿上，计数器将计数值存储在 FIFO 中。通过计算机总线将 FIFO 中存储的值再传输到主机内存中。

计数器被触发后开始计数。触发通常出现在 GATE 输入端的边沿之间，但直到所需的边沿到来时才开始计数。图 4-4-2 是隐式缓冲脉冲测量的示例。

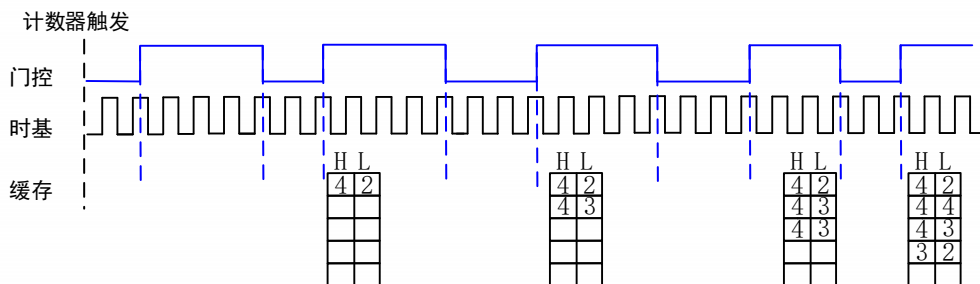


图 4-4-2 隐式缓冲脉冲测量

4.4.3 采样时钟缓冲脉冲测量

采样时钟缓冲脉冲测量类似于单脉冲测量，但缓冲脉冲测量是采用与采样时钟相关的多个脉冲进行测量。

计数器在 GATE 上执行脉冲测量。在每个采样时钟的边沿，计数器在最后一个脉冲到来后将高和低的滴答值存储在 FIFO 中。通过计算机总线将 FIFO 中存储的值传输到主机内存中。

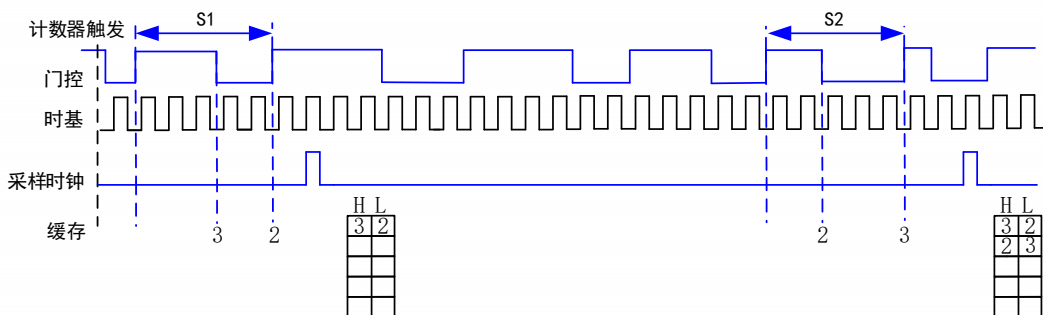


图 4-4-3 采样时钟缓冲脉冲测量

4.4.4 脉冲与半周期测量

采样在硬件中，脉冲测量和半周期测量是相同的。两者都测量脉冲的高低时间。两次测量之间的功能差异是数据的返回方式不同。在半周期测量中，每个高或低的时间被认为是一个数据点，并以秒或滴答为单位返回。在脉冲测量中，每对高和低的时间被认为是一个数据点，并以频率/占空比，高和低的时间，或高和低的滴答为单位作为配对值返回。在读取数据时，半周期测量中的 10 个点可得到 5 个高的时间和 5 个低的时间的数组。而在脉冲测量中读取 10 个点时，将获得 10 对高和低的时间的数组。



此外，脉冲测量支持采样时钟定时，而半周期测量则不支持。

4.5 脉宽测量

脉宽测量是对从上升沿到下降沿，或下降沿到上升沿的时间间隔进行测量。

单点测量时，计数器对输入信号的单个有效脉冲进行计数，计数停止后，计数值存储至硬件寄存器。

缓冲测量时，计数器对连续多个脉冲进行计数并存入 FIFO 缓存。

图 4-5-1 为脉宽测量上升沿有效示意图，下降沿有效不再陈述。

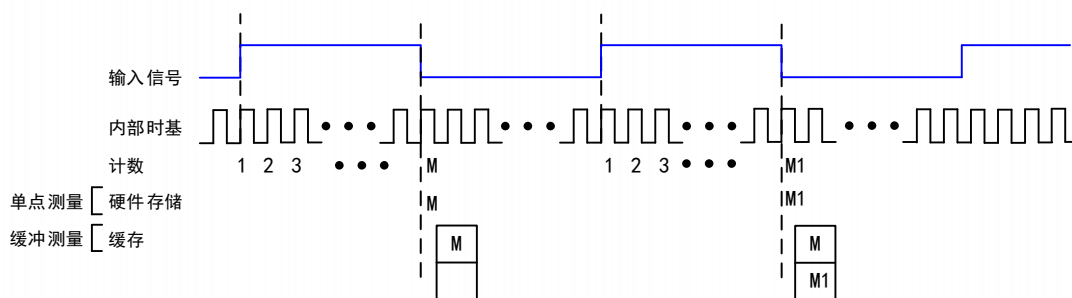


图 4-5-1 脉宽测量上升沿有效示意图

脉冲宽度值 = 计数值 M / 内部时基频率。



连续测量的第一个采样通常是无效的，因计数器在使能后开始计数，该使能信号通常位于输入信号当前周期的中部位置，所以存入缓存的第一个计数值不能完全反映输入信号的周期，因此用户在读取数据时应将第一个数据丢弃。

4.6 两边沿间隔测量

两边沿间隔测量是测量一个数字信号的上升沿或下降沿与另一个数字信号的上升沿或下降沿之间的时间。

单点测量时，计数器使能后，在第一个信号的有效边沿开始计数，第二个信号的有效边沿停止计数，并将计数值存储至硬件寄存器。

缓冲测量时，计数器对连续多个有效边沿间隔进行计数并存入缓存。

图 4-6-1 为两输入信号均上升沿有效示意图，其他有效边沿不再陈述。

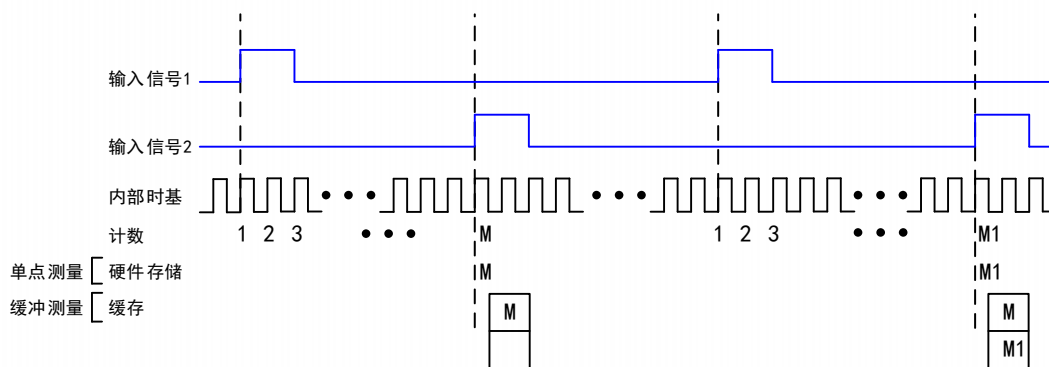


图 4-6-1 两边沿均上升沿有效示意图

两边沿间隔 = 计数值 M / 内部时基频率。

4.7 位置测量

编码器可将线性或旋转位移转换为数字或脉冲信号。用户通过计数器可以实现基于正交编码器或双脉冲、单脉冲编码器的位置测量。通过支持 X1、X2、X4 解码方式的增量式正交编码器，以及双脉冲、单脉冲编码器可实现对线性位置及角度位置的测量。



编码器的单点测量与缓冲测量同计数器其他方式相同，在此不再陈述。

4.7.1 利用正交编码器测量

➤ X1 编码

在 X1 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 的上升沿；当信号 B 在信号 A 之前时，减量发生在信号 A 的上升沿。如图 4-7-1 所示。

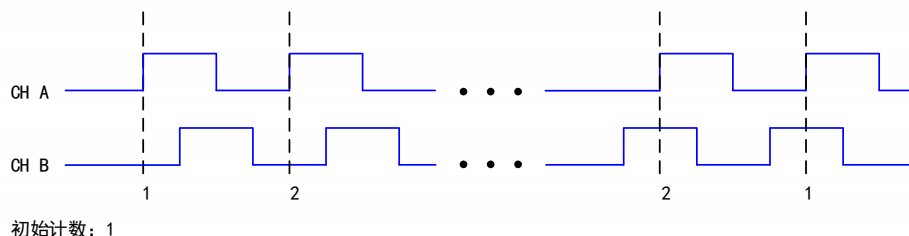


图 4-7-1 X1 编码

➤ X2 编码

在 X2 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 的上升沿和下降沿；当信号 B 在信号 A 之前时，减量发生在信号 A 的上升沿和下降沿。如图 4-7-2 所示。

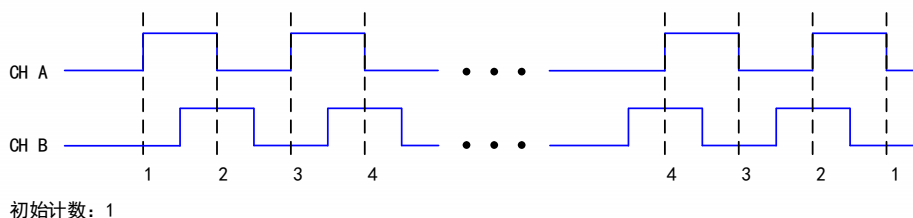


图 4-7-2 X2 编码

➤ X4 编码

在 X4 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 和信号 B 的上升沿和下降沿；当信号 B 在信号 A 之前时，减量发生在信号 A 和信号 B 的上升沿和下降沿。如图 4-7-3 所示。

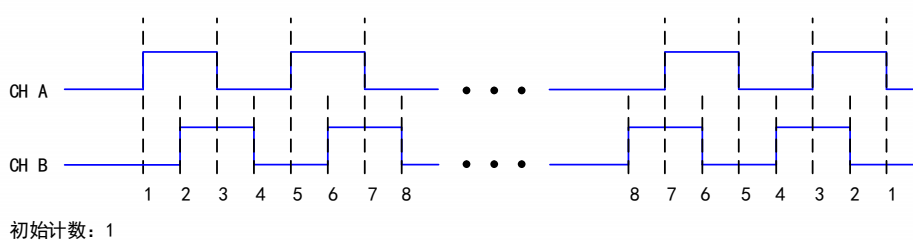


图 4-7-3 X4 编码

4.7.2 利用双脉冲编码器测量

在双脉冲编码模式下，增量发生在信号 A 的上升沿，减量发生在信号 B 的上升沿。如图 4-7-4 所示。

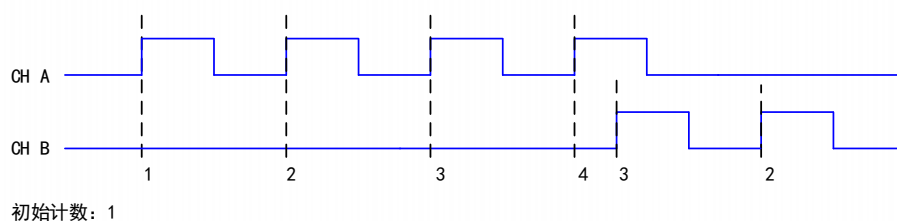


图 4-7-4 双脉冲编码

4.7.3 利用单脉冲编码器测量

在单脉冲编码模式下，当信号 B 为低电平时，增量发生在信号 A 的上升沿；当信号 B 为高电平时，减量发生在信号 A 的上升沿。如图 4-7-5 所示。

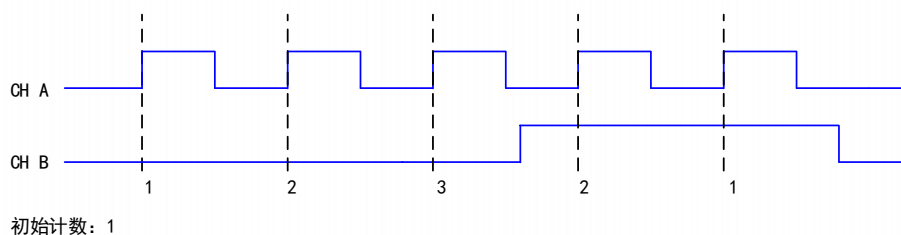


图 4-7-5 单脉冲编码

4.7.4 Z 索引

当通道 Z 为高电平，且信号 A 和信号 B 符合索引相位时，计数器将被重置为设定的索引值。如图 4-7-6 所示，启用 Z 索引功能，并且将 Z 值设置为 10，触发相位设置为 A 低 B 低。当通道 Z 为高电平并且通道 A 与通道 B 都为低电平时，计数值将重新加载，然后按照之前的方式继续计数。下图以 X2 编码器来举例。

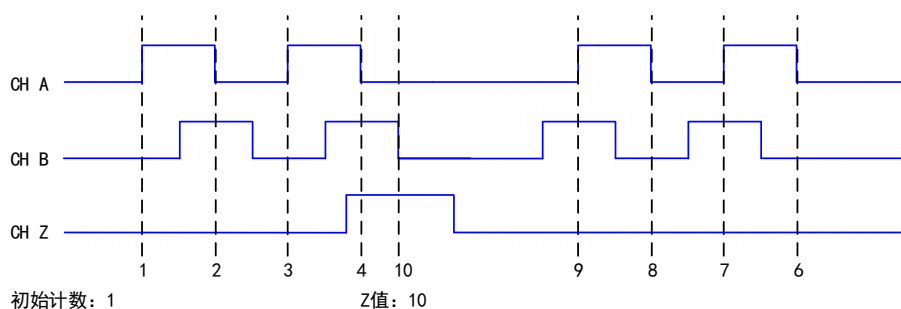


图 4-7-6 Z 索引

4.8 脉冲输出

4.8.1 单脉冲生成

计数器可输出一个单脉冲。从计数器触发到脉冲开始的延时时间可以被设置。延迟时间是根据时基输入的多个有效边沿来测量的。

可以设置要输出的脉冲宽度，脉冲宽度也是根据时基输入的多个有效边沿来测量的。也可以设置脉冲的初始状态、初始延时。图 4-8-1 所示，单脉冲生成，此脉冲的初始状态为低电平，初始延时为 3，脉冲宽度为 4（使用时基的上升沿）。

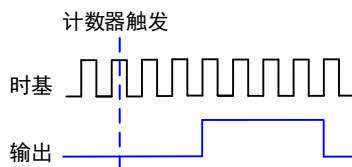


图 4-8-1 单脉冲生成

4.8.2 具有开始触发的单脉冲生成

计数器可以响应硬件开始触发信号上的一个脉冲而输出单个脉冲。

将开始触发信号连接到计数器的门控输入端。可以设置从“开始触发”到“脉冲开始”的延时时间，还可以设置脉冲宽度。延时时间和脉冲宽度可以根据时基输入的多个有效边沿来测量。

触发脉冲信号启动一次后，计数器将忽略门控输入。图 4-8-2 为具有开始触发功能的单脉冲的产生，此脉冲延时为 3，脉冲宽度为 4（使用时基的上升沿）。

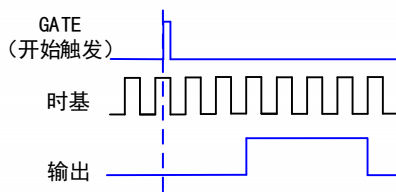


图 4-8-2 具有启动触发的单脉冲生成

4.8.3 有限脉冲序列生成

有限脉冲序列生成产生一系列设定频率和占空比的脉冲，用于预设脉冲数量。从计数器脉冲启动任务开始的初始延时时间的计数，之后进入脉冲正常输出的高、低嘀嗒计数。计数器根据实际输出值输出对应的高、低脉冲，并在输出设定的脉冲个数后自动停止任务。图 4-8-3 所示，有限脉冲序列生成：初始状态为低电平，2 个嘀嗒初始延时，3 个高嘀嗒，3 个低嘀嗒，4 个脉冲。

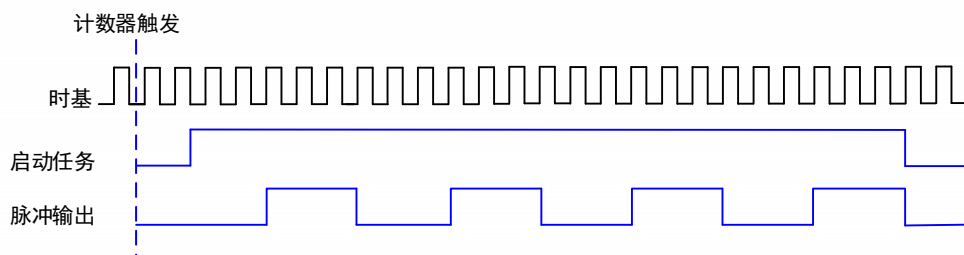


图 4-8-3 有限脉冲序列生成

4.8.4 可重触发的脉冲或脉冲序列生成

脉计数器可以输出单个脉冲或多个脉冲来响应硬件开始触发信号上的每个脉冲。产生的脉冲出现在计数器的计数器 n 内部输出信号上。

将开始触发信号连接到计数器的 GATE 输入端。设置从“开始触发”到每个脉冲开始的延时时间，也可以设置脉冲宽度。延时时间和脉冲宽度可以根据时基输入的多个有效边沿来测量。在应用 CO 时，初始延时可用于第一个触发脉冲输出，也可以用于每次触发的脉冲输出。用户可通过启用触发器上的初始延迟属性来配置。单脉冲的默认值为 True，而有限脉冲序列的默认值为 False。

当脉冲生成正在进行时，计数器的 GATE 输入将被忽略。在脉冲生成完成后，计数器等待另一个开始触发信号以便开始另一个脉冲的产生。对于重触发的脉冲生成，不允许暂停触发，因为暂停触发也使用 GATE 输入信号。如图 4-8-4 为应用 CO 产生的脉冲延时为 5 且脉冲宽度为 3（使用源的上升沿）的两个脉冲，使能重触发的初始延时设置的默认值为 True。图 4-8-5 为用 CO 产生的相同的脉冲序列。使能重触发的初始延时设置的默认值为 False。

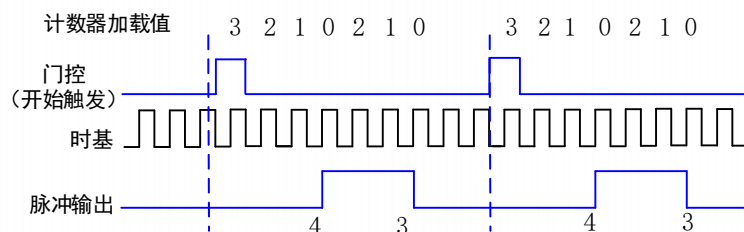


图 4-8-4 重触发器上具有初始延时的重触发单脉冲的产生

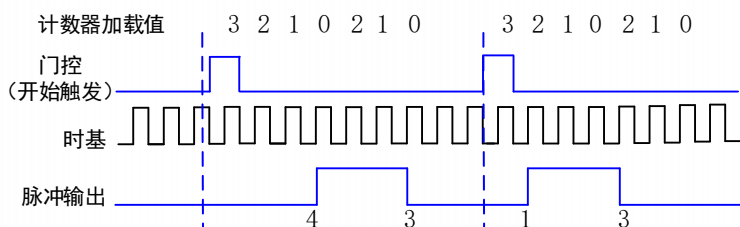


图 4-8-5 重触发器上具有初始延时的重触发单脉冲产生设置值为 False



触发和第一个触发边沿之间的最小时间是时基的两个嘀嗒

4.8.5 连续脉冲序列生成

连续脉冲序列生成产生具有可编程频率和占空比的一系列脉冲。

可设置从计数器触发到脉冲序列开始的延时时间，即初始延时。延时时间是根据时基输入的多个有效边沿来测量的。可设置输出信号的高和低脉冲宽度。脉冲宽度也是根据时基输入的多个有效边沿来测量的。也可以设置外时钟输入时的有效边沿（上升沿或下降沿）。

计数器被触发或者响应硬件启动触发后，计数器开始生成脉冲序列。硬件内部将“开始触发”信号路由到计数器的 GATE 输入端。也可以使用计数器的 GATE 输入作为暂停触发（GATE 不被用作开始触发时）。当暂停触发被触发时，计数器暂停脉冲的输出。图 4-8-6 为连续脉冲序列的生成（使用源的上升沿）。

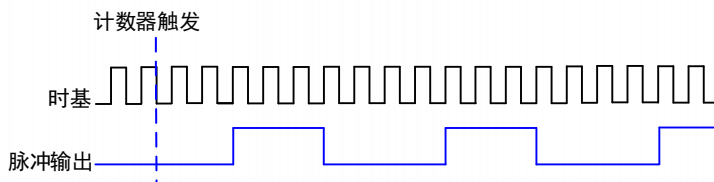


图 4-8-6 连续脉冲序列生成

连续脉冲序列的生成有时被称为分频。如果输出信号的高和低脉冲宽度是 $M+N$ 个周期，则计数器 n 内部输出信号的频率为：频率 = 时基频率 / $(M + N)$ 。

4.8.6 带缓冲脉冲序列生成

计数器可以使用 FIFO 进行带缓冲脉冲序列生成。带缓冲脉冲序列生成可以使用隐式时钟或外时钟。使用隐式时钟时，脉冲空闲时间和有效时间根据写入的每个值而变化。使用外时钟时，写入的每个值会在每个外时钟边沿到来时更新生成的空闲时间和有效时间。空闲时间和有效时间也可以根据频率和占空比或空闲嘀嗒和有效嘀嗒来定义。

4.8.7 有限隐式带缓冲脉冲序列生成

有限隐式缓冲脉冲序列生成产生具有可变空闲和有效时间的预定数量的脉冲。写入的每个点都会产生一个单脉冲。写入的空闲和有效时间对的数量决定了要生成的脉冲数量，这些数量的脉冲都是不间断生成的。可以设置从计数器触发到脉冲启动任务开始的初始延时时间，初始延迟时间也是根据时基输入的多个有效边沿来测量的。表 4-8-1 和图 4-8-7 详述了三个样本的有限隐式生成。

表 4-8-1 有限隐式缓冲脉冲序列生成

脉冲	初始延时	空闲嘀嗒	有效嘀嗒
1	3	2	2
2	--	3	4
3	--	2	2

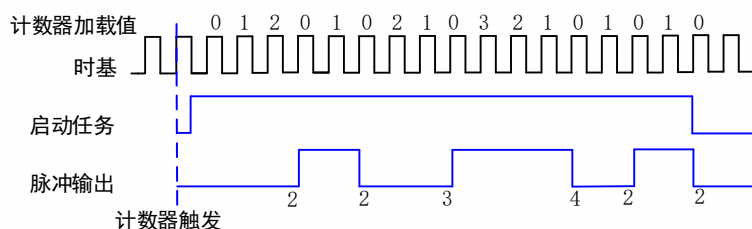


图 4-8-7 有限隐式缓冲脉冲序列生成

4.8.8 连续带缓冲隐式脉冲序列生成

连续缓冲隐式脉冲序列生成产生具有可变空闲和触发时间的连续脉冲序列。而不是生成一定数量的脉冲并停止，连续生成将连续产生脉冲序列直到停止操作到来。写入的每个点都会产生一个脉冲。所有点都是连续生成的，以便创建用户定义了的脉冲序列。

4.8.9 有限带缓冲采样时钟脉冲序列生成

有限带缓冲采样时钟脉冲序列生成产生预设数量的脉冲序列。写入的每个点都定义了要更新的脉冲值。采样时钟 PFIx 发生时，采样时钟从 FIFO 中取出脉冲输出的空闲值和有效值，并在当前脉冲完成后更新这个值，后续一直以这个空闲/有效值持续输出，直到新的采样时钟边沿从 FIFO 中取出新的脉冲输出值。表 4-8-2 和图 4-8-8 详述了脉冲的三个有限采样时钟生成，2 个初始延时嘀嗒，其中有 2 个空闲嘀嗒，2 个有效嘀嗒。

表 4-8-2 有限带缓冲采样时钟脉冲序列生成

脉冲	初始延时	空闲嘀嗒	有效嘀嗒
1	2	2	3
2	--	2	2
3	--	3	3

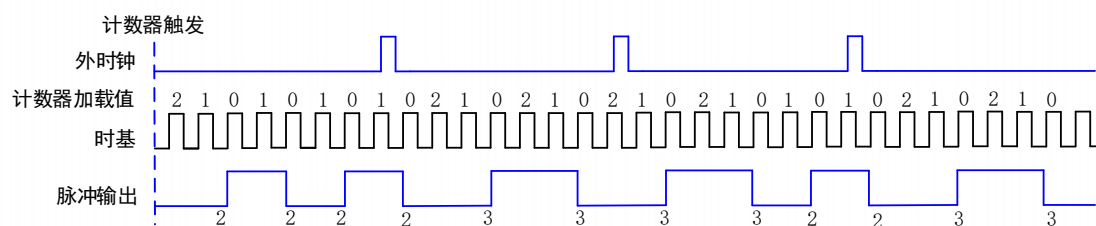


图 4-8-8 有限缓冲外时钟脉冲序列生成

控制连续生成写入的数据有不同的方法，分别是重生成和非重生成模式。

重生成是重复已经在缓冲区中的数据。即将来自 PC 缓冲区的数据连续传输到硬件 FIFO 中。新数据可以随时被写入 PC 缓冲区而不会中断输出。通过 FIFO 重生成，整个缓冲区被传输到 FIFO 并在那里重生成。一旦启动任务，新数据将无法写入 FIFO 中。要使用 FIFO 重生成，整个缓冲区必须符合 FIFO 大小。使用 FIFO 重生成的优势是，一旦操作开始就不需要与主机存储器通信，从而防止由于过多的总线通信而可能发生的错误。

非重生成是旧数据不被重复，新数据必须被连续写入缓冲区中。如果程序不能以足够快的速度将新数据写入缓冲区来跟上生成，则缓冲区会下溢并导致输出波形错乱或错误。

4.8.10 连续带缓冲采样时钟脉冲序列生成

连续缓冲的采样时钟脉冲序列生成产生具有可变空闲和触发时间的连续脉冲序列。而不是生成一定数量的脉冲并停止，连续生成将不断产生脉冲直到停止操作发生。写入的每个点都指定了根据每个采样时钟而更新的脉冲值。采样时钟发生时，采样时钟从 FIFO 中取出脉冲输出的空闲值和有效值，并在当前脉冲完成后更新这个值，之后一直以这个空闲/有效值持续输出，直到新的采样时钟有效边沿从 FIFO 中取出新的脉冲输出值并在当前脉冲完成后更新输出值。

4.9 数字滤波

数字滤波选项可消除输入数据的毛刺。比如，频率测量时，GATE 上信号的抖动会导致频率测量不准确，使用滤波功能可减小或消除抖动对测量的影响，提高测量的准确性。用户可通过配置“滤波宽度设置”来控制滤波的时间间隔。滤波可阻止宽度小于指定滤波间隔相等的脉冲，通过宽度大于指定间隔的脉冲，如图 4-9-1。

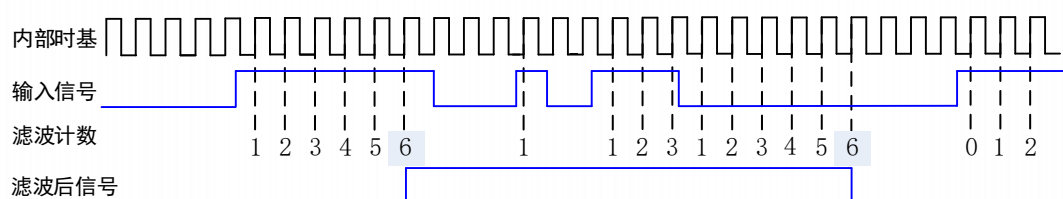


图 4-9-1 数字滤波

4.10 输出事件

计数器在边沿计数和基于编码器进行位置测量时，可以配置计数器在计数溢出时（加计数时上溢或减计数时下溢），输出一个事件。

输出的事件有两种方式：脉冲方式或者反转方式。

4.10.1 脉冲方式

脉冲方式为计数器溢出时，根据用户设定的输出极性，输出一个计数周期的脉冲，脉冲宽度与计数器的输入信号有关。计数器继续计数，再次溢出时，再次输出一个计数周期的脉冲。

以加计数为例，设定输出极性为高电平，当计数器从初始值加计数，加到 4294967295（即 $2^{32}-1$ ）时，计数器输出一个高脉冲，当计数器继续加计数到 0 时，此输出脉冲无效。

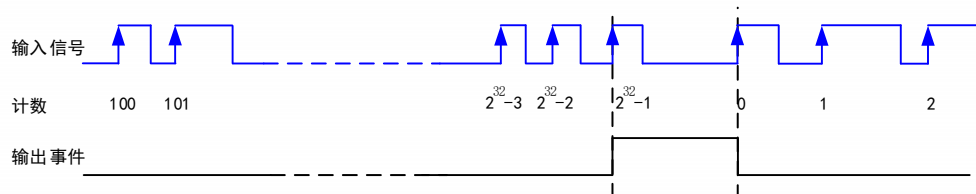


图 4-10-1 脉冲方式输出

减计数工作方式同加计数类似，只是计数器减到 0 时，计数器输出一个有效脉冲。

4.10.2 反转方式

反转方式为根据用户设定的空闲状态，计数器溢出时，输出发生一次反转。计数器继续计数，再次溢出时，输出再次发生反转。

以加计数为例，设定空闲状态为低电平，当计数值从初始值加到 4294967295（即 $2^{32}-1$ ）的过程中，计数器输出一一直为空闲状态的低电平，当计数器继续加计数为 0 时，输出反转为高电平。

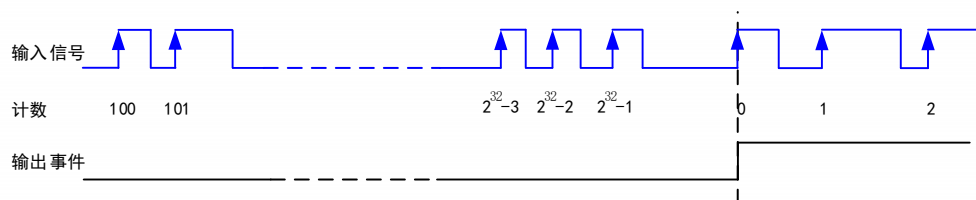


图 4-10-2 反转方式输出

减计数工作方式同加计数类似，只是计数器减到 4294967295（即 $2^{32}-1$ ）时，计数器输出发生反转。

4.11 位置比较

位置比较功能是将计数器值与预设值进行比较，当计数器值与预设值变得相等时，计数器 OUT 端口输出一个事件，此功能适用于位置测量。

用户可以定义多个值进行比较，启动任务后预设值存储在 FIFO 中，当计数器值等于第一个预设值时，产生一个事件输出，此后，FIFO 中的第二个值成为下次比较的值，以此顺序执行位置比较。

位置比较功能的 FIFO 是 4KB，最多可以存 512 个位置的比较值。

位置比较输出事件的导出行为有两种方式：脉冲方式或者反转方式。

4.11.1 脉冲方式

脉冲方式即当计数器值与预设值相等时，根据用户设定的输出极性，输出一个脉冲，脉冲宽度类型可选择隐式或者可编程预置。

■ 隐式输出

选择隐式类型时，输出的脉冲宽度为当前输入信号的周期。

应用示例：边沿计数功能，预设比较值为 3、7、10，Output 输出方式选择正向脉冲输出，脉宽类型为隐式；当计数器值到达 3 时，与预设值 3 相等，Output 端输出一个当前输入信号的周期宽度（ t_1 ）的脉冲，当计数器值到达 7，Output 端输出一个当前输入信号的周期宽度（ t_2 ）的脉冲，当计数器值到达 10，Output 端输出一个当前输入信号的周期宽度（ t_3 ）的脉冲，如下图 4-11-1 所示。

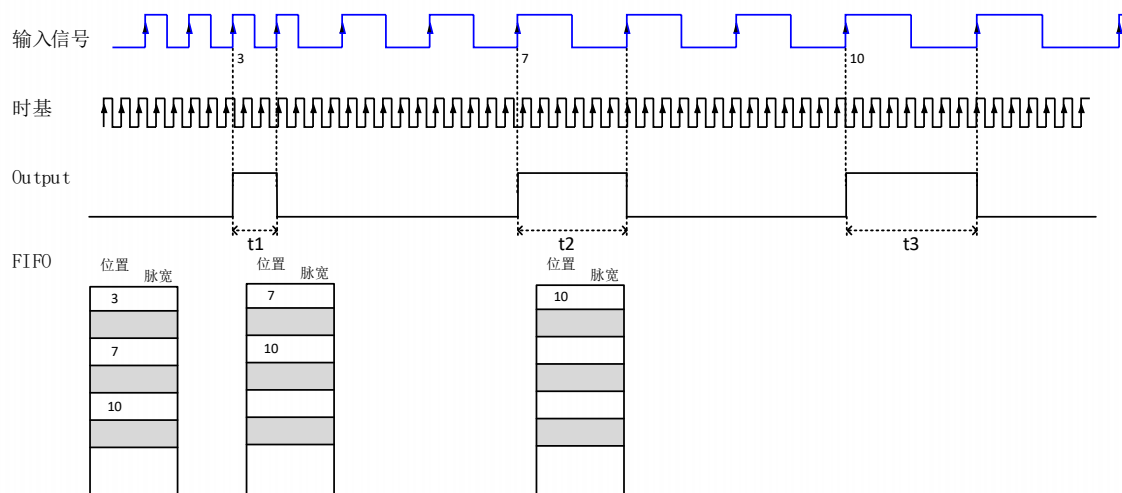


图 4-11-1 脉冲，隐式脉宽输出



注意，使用隐式脉宽输出时，用户的预设比较值不能为两个相邻的值，若是相邻的值，隐式脉宽输出只能输出一个脉冲事件。

■ 可编程预置

选择可编程预置时，用户可以对生成脉冲的脉宽进行编程，并且每个预设值均可独立设置脉宽；脉冲范围宽度从 10 ns 到 42.94967295 秒，步长最小单位为 10 ns。

应用示例：边沿计数功能，预设比较值为 3、7、10、11，Output 输出方式选择正向脉冲输出，对应脉宽分别预置为 10us、20us、30us、40us；当计数器值到达 3 时，与预设值 3 相等，Output 端输出一个 10us 脉冲，当计数器到达 7 时，输出一个 20us 脉冲，计数器值到达 10 时，输出一个 30us

脉冲, 计数器值到达 11 时, Output 正在输出第 10 个比较值的脉冲, 导致此事件被忽略, 如下图 4-11-2 所示。

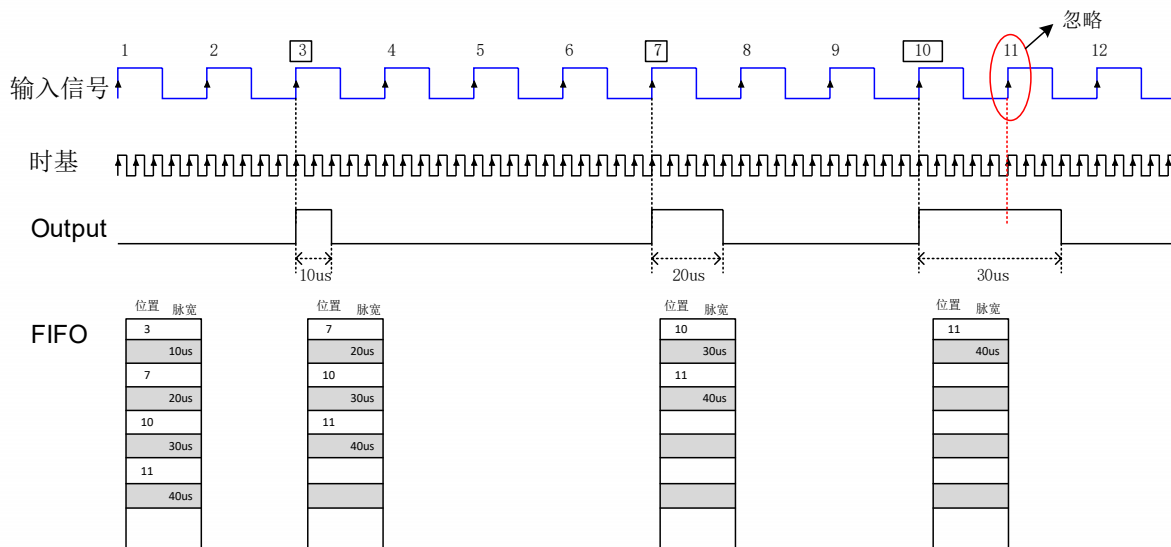


图 4-11-2 脉冲, 可编程预置输出



注意, 用户在使用可编程预置输出功能时需合理设置输出脉冲宽度, 如

① PCI/PXI2398 板卡是 OC 门输出方式, 最小输出脉宽为 1us, TTL 电平输出方式的板卡可以输出最小 10ns 的脉宽。

② 因脉冲宽度输出的太宽了, 可能会导致忽略事件, 如上图 4-11-2 中第 11 个上升沿出现时, Output 正在输出脉冲, 导致此事件被忽略。

4.11.2 反转方式

反转方式为根据用户设定的空闲状态, 每次到达一个预设值时, 输出状态就发生一次反转。

应用示例: 边沿计数功能, 预设比较值为 3、7、10, Output 输出方式选择反转, 设定空闲状态为低电平; 当计数器值为 3 时, 与预设值 3 相等, Output 端输反转为高电平, 当计数器达到 7 时, Output 端输反转为低电平, 计数器值达到 10 时, Output 端输再次反转为高电平, 如下图 4-11-2 所示。

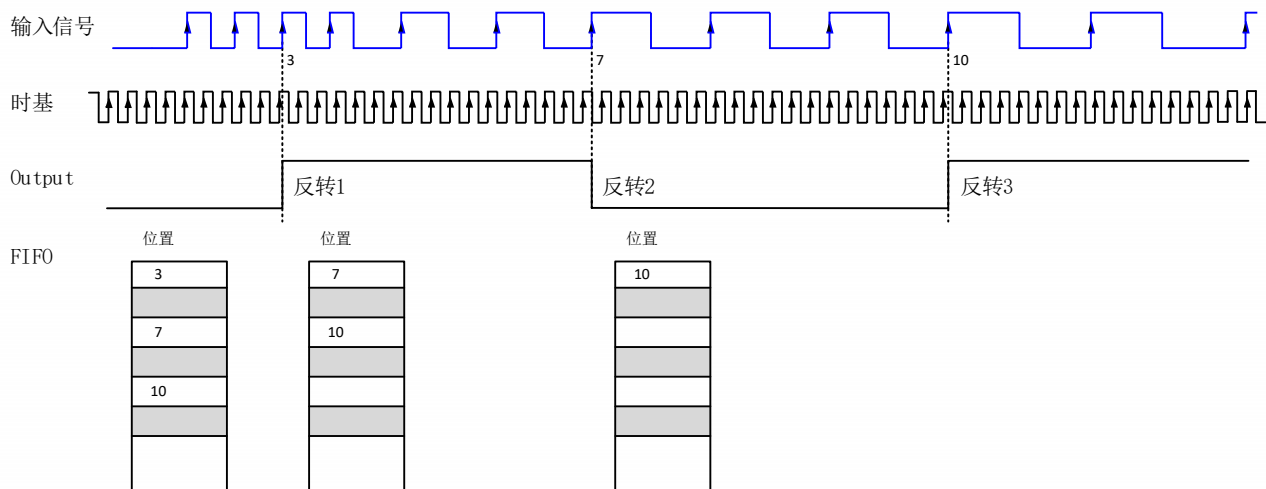


图 4-11-2 反转方式输出

5 产品保修

5.1 保修

产品自出厂之日起，两年内用户凡遵守运输、贮存和使用规则，而质量低于产品标准者公司免费修理。

5.2 技术支持与服务

如果用户认为产品出现故障，请遵循以下步骤：

1)、描述问题现象。

2)、收集所遇问题的信息。

如：硬件版本号、软件安装包版本号、用户手册版本号、物理连接、软件界面设置、操作系统、电脑屏幕上不正常信息、其他信息等。

硬件版本号：板卡上的版本号，如 D202398-01。

软件安装包版本号：安装软件时出现的版本号或 DMC 中查询。

用户手册版本号：在用户手册中关于本手册中查找，如 V6.00.02

3)、打电话给供货商，描述故障问题。

4)、如果用户的产品被诊断为发生故障，本公司会尽快解决。

5.3 返修注意事项

在公司售出的产品包装中，用户将会找到该产品和这本说明书，同时还有产品质保卡。产品质保卡请用户务必妥善保存，当该产品出现问题需要维修时，请用户将产品质保卡、用户问题描述单同产品一起寄回本公司。

附录 A：各种标识、概念的命名约定

AI0、AI1.....AI_n 表示模拟量输入通道引脚(Analog Input), n 为模拟量输入通道编号(Number).

AO0、AO1.....AO_n 表示模拟量输出通道引脚(Analog Output), n 为模拟量输出通道编号(Number).

CTR0、CTR1.....CTR_n 表示计数器通道引脚(Analog Output), n 为计数器输入通道编号(Number).

DI0、DI1.....DI_n 表示数字量 I/O 输入引脚(Digital Input), n 为数字量输入通道编号(Number).

DO0、DO1.....DO_n 表示数字量 I/O 输出引脚(Digital Output), n 为数字量输出通道编号(Number).

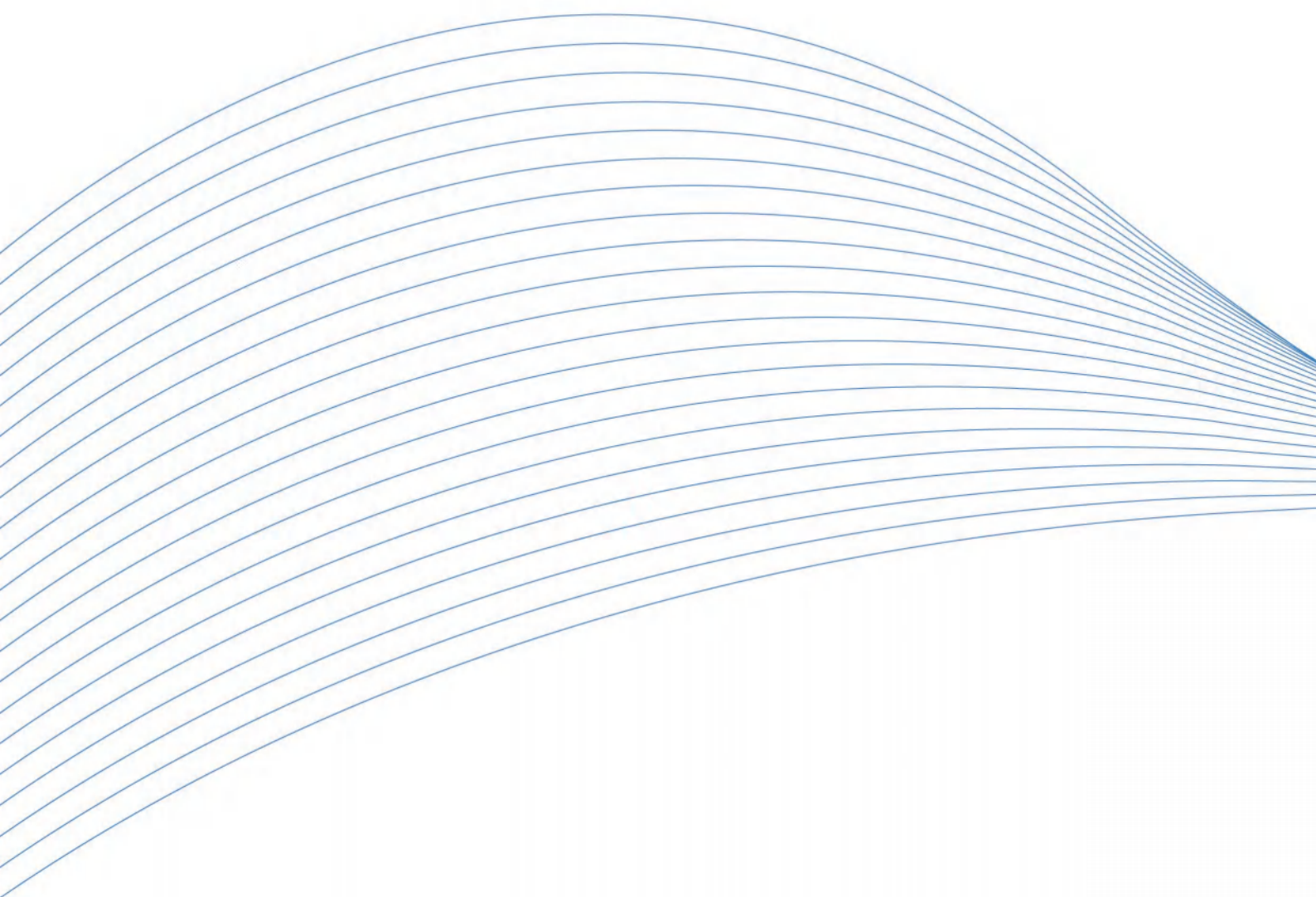
ATR 模拟量触发源信号(Analog Trigger).

DTR 数字量触发源信号(Digital Trigger).

AIPParam 指的是 AI 初始化函数中的 AIPParam 参数，它的实际类型为结构体 PCI/PXI2398_AI_PARAM.

CN1、CN2.....CN_n 表示设备外部引线连接器(Connector)，如 37 芯 D 型头等，n 为连接器序号(Number).

JP1、JP2.....JP_n 表示跨接套或跳线器(Jumper), n 为跳线器序号(Number).



阿尔泰科技

服务热线：400-860-3335

网址：www.art-control.com